

Architettura degli elaboratori – Appello straordinario

31 marzo 2016

Riportare su tutti i fogli Nome, Cognome, Numero di matricola e Corso (A/B).

Risultati e calendario degli orali verranno resi noti via web appena disponibili.

Domanda 1

Una unità U accetta da parte di una unità U_r richieste di lettura e scrittura in memoria nel formato: OP (2 bit, 00=lettura, 01=scrittura), IND (32 bit), DATA (32 bit, solo nel caso di scrittura). Una richiesta ad una posizione di indirizzo minore di 2G viene indirizzata ad una cache C interconnessa ad U mediante una interfaccia di memoria standard e implementata sullo stesso chip di U . Il tempo di accesso alla cache è pari a 2 cicli di clock (in caso di cache hit) o a 100 cicli di clock (in caso di fault). Una richiesta con indirizzo è maggiore o uguale a 2G, viene interpretata come una richiesta con indirizzo da 16 bit (presi nella parte bassa di IND) che viene servita da una memoria interna ad U , con tempo di accesso pari a $t_a = 10 t_p$. U accetta anche richieste di azzeramento della memoria interna (OP=10). Le richieste di U_a ad U_{ut} utilizzano un protocollo a domanda risposta.

Si fornisca il microcodice per il controllo di U e si valuti la durata del ciclo di clock τ e il numero di cicli di clock necessari per il completamento di ciascuna delle operazioni esterne.

Domanda 2

Si consideri il processore D-RISC dell'interprete firmware visto a lezione e si valuti il tempo di completamento del codice compilato a partire dallo pseudo-codice ($N=16K$, array di interi):

```
for(i=0; i<N; i++) {
    if (a[i] % 2 == 0)    a[i] = b[i]+c[i];
    else                 a[i] = b[i]+1;
}
```

quando il sistema sia dotato di cache di primo livello ad accesso diretto (on chip, linee da 16 parole ($\sigma = 16$) e numero totale di linee pari a 4K) e memoria principale con tempo di accesso τ_m , off chip, interallacciata con 4 moduli ($m = 4$) e con $T_{tr} = 10 \tau$.

Successivamente si consideri una estensione al set di istruzioni che aggiunga l'istruzione

MOVIF0 Ra, Rb, Rc, Rd

la cui semantica è: se R_a vale 0, sposta il contenuto di R_c in R_b , altrimenti sposta il contenuto di R_d in R_b .

Si fornisca il formato in memoria della nuova istruzione e se ne valuti il tempo di completamento. Si compili lo pseudo codice nel D-RISC esteso con la nuova istruzione e se ne valuti il tempo di completamento.