## Architettura degli elaboratori

17 luglio 2007 - 5° appello A.A. 2006-2007

Consegnare l'elaborato con Nome, Cognome, Matricola e Corso (A/B) ben evidenti su tutti i fogli. I risultati e le date degli orali saranno pubblicati appena disponibili sulla pagina WEB dei docenti.

**Domanda 1** Un elaboratore general-purpose che dispone del set di istruzioni RISC del capitolo V viene esteso in modo da mettere a disposizione l'istruzione

```
IFMEM= Rbase, Rindice, Rvalore, TARGET
```

il cui effetto é quello di saltare a TARGET se e solo se la cella di memoria identificata mediante Rbase ed Rindice contiene un valore uguale al contenuto del registro Rvalore. La cardinalitá del set di istruzioni rimane minore o uguale a 256.

- 1. scrivere l'interprete di IFMEM=, comprese le fasi di chiamata e decodifica, e valutarne il tempo medio di elaborazione in funzione di  $\tau$  e  $t_a$
- 2. compilare, utilizzando la nuova istruzione, il codice:

```
for(int i=0; i<N; i++)
if(x[i]!=K)
   x[i] = i + K;</pre>
```

- 3. confrontare il tempo di completamento con quello relativo alla compilazione dello stesso codice nell'Assembler del capitolo V senza istruzioni aggiuntive, considerando che il sistema sia dotato di un unico livello di cache
- 4. spiegare quale ampiezza possono avere i salti utilizzando la nuova istruzione.

Domanda 2 Si assuma di avere definito due processi P e Q come segue:

Se ne discuta la schedulazione assumendo che:

- 1. inizialmente il processo P si trovi prima del processo Q nella lista dei processi pronti e il canale chA sia un canale  $simmetrico\ sincrono$ , oppure
- 2. inizialmente il processo P si trovi prima del processo Q nella lista dei processi pronti e il canale chA sia un canale simmetrico asincrono a k posizioni.

**Domanda 3** Realizzare una rete sequenziale secondo il modello di Moore che calcoli in uscita la somma (modulo  $2^{32}$ ) dei valori in ingresso (a 16 bit).